

一种宽带低相噪 CMOS LC 压控振荡器设计

魏伟¹, 于海勋¹, 李卫民², 文 武²

(1 西北工业大学 电子信息学院, 陕西 西安 710129; 2 北京微电子技术研究所, 北京 100076)

摘 要: 设计了一种频率可调范围约 830MHz 全集成 CMOS LC 压控振荡器. 该压控振荡器利用了一种改进的四位二进制加权的开关电容阵列扩大了其调谐范围; 采用了可变尾电流源设计, 使得振荡信号在整个频率范围内幅度变化不大. 结果表明, 该压控振荡器总调节范围 1.12~1.95GHz, 功耗为 6.5~19.1mW, 采用 0.35 μ m CMOS RF 工艺设计版图面积为 360 μ m $\times$ 830 μ m, 工作于 1.1GHz 和 1.9GHz 时, 1MHz 频偏处的单边带相位噪声分别为 -122dBc/Hz、-120dBc/Hz.

关键词: LC 压控振荡器; 开关电容阵列; 相位噪声; 宽调谐范围

中图分类号: TP302.8

文献标识码: A

文章编号: 1000-7180(2010)09-0065-04

Design of a CMOS LC VCO with Wide Tuning Range and Low Phase Noise

WEI Wei-wei¹, YU Hai-xun¹, LI Wei-min², WEN Wu²

(1 College of Electronic Information, Northwestern Polytechnical University, Xi'an 710129 China;

2 Beijing Microelectronics Technology Institute, Beijing 100076, China)

Abstract: A CMOS LC voltage-controlled oscillator (VCO) with 830MHz tuning range is presented. An improved binary weighted array of switched capacitor is used to enlarge tuning range. The technique of programmable bias current is used to stabilize the amplitude of oscillation signal across the whole tuning range. The VCO has a wide tuning range from 1.12~1.95GHz with a power dissipation of 6.5~19.1mW. The simulated phase noise is -122dBc/Hz at 1MHz offset 1.1GHz and -120dBc/Hz at 1MHz offset 1.9GHz. The chip area is 360 μ m $\times$ 830 μ m in 0.35 μ m CMOS RF technology.

Key words: LC-VCO; switched capacitor array; phase noise; wide tuning range

1 引言

近年来, 无线通讯技术获得飞速发展, 多标准兼容和宽带通讯系统成为发展趋势, 对于压控振荡器而言, 要求其有足够宽的频率覆盖范围和低相位噪声. 基于标准 CMOS 工艺变容管调谐的 LC-VCO, 最大仅能达到 20% 左右的频率调谐范围^[1]. 文献 [2] 使用 CMOS SOI 工艺的 AMOS 变容管实现了 58.7% 的调谐范围, 但 VCO 增益高达 2 250MHz/V. VCO 增益太高, 使其对控制线上的干扰非常敏感, 从而使得相位噪声变差. 大尺寸的变容管还会把幅度噪声转化为相位噪声, 使相位噪声进

一步变差. 为了解决这个问题, A. Kral 等提出了一种数字调谐与模拟调谐结合的技术^[3], 数字信号控制开关电容阵列实现分立的频率变化, 而频率的精细变化是由电容值可连续变化的变容管实现, 用多条低增益的调谐曲线实现宽调谐范围. 传统的开关电容阵列由 NMOS 晶体管和电容串联构成. 由于 NMOS 管导通时导通电阻和关断时漏端寄生电容的存在, 使得谐振回路 Q 值和调谐范围之间的折衷变得很困难. 另外, 由于振荡器的频率范围较宽, 开关电容阵列的 Q 值会随着频率变化, 导致谐振回路 Q 值改变, 振荡信号幅度随频率有较大变化.

本文介绍了一种 VCO 电路结构, 采用了一种改

进的差分开关电容结构^[4],能在谐振回路 Q 值和调谐范围之间取得好的折衷,并且使用了可变尾电流设计使得振荡信号在整个频率范围内幅度变化不大。

2 电路设计

2.1 VCO 电路结构

文中所设计的 VCO 电路结构如图 1 所示。负阻元件由交叉耦合的 PMOS 对管 M1、M2 及 NMOS 对管 M3、M4 来实现,电流源提供的电流在 PMOS 对管和 NMOS 对管之间得到复用,降低电路的功耗。由于谐振回路并联在差分输出之间,使用差分对称电感,可以大大节省芯片面积,而且对称型电感具有更高的品质因子,能得到更好的相位噪声性能。这种结构的另一个好处是它的振荡波形是全差分的,不存在共模成分,而且当 PMOS 管互耦对和 NMOS 管互耦对的跨导设计为相同时,振荡信号的上升波形和下降波形是完全对称的,可以消除 $1/f$ 噪声上变频对相位噪声的影响。为了防止尾电流源的噪声转化为相位噪声,使用了一个大电容 C_{tail} 与尾电流源并联来衰减二次谐波频率处的电流源噪声成分,从而使相位噪声得到优化。采用四位二进制加权开关电容阵列实现的频率的粗调谐,减小了数字控制信号的位数。b0、b1、b2、b3 是四位数字控制信号,由自动频率控制电路输出。由于 $P^+/n\text{-well}$ 变容管 C-V 特性曲线的线性度优于 MOS 变容管^[5],且版图上有深槽隔离结构,能实现高调谐线性度和相位噪声。因此,本设计采用 $P^+/n\text{-well}$ 变容管 C_1 、 C_2 实现频率的连续调谐。

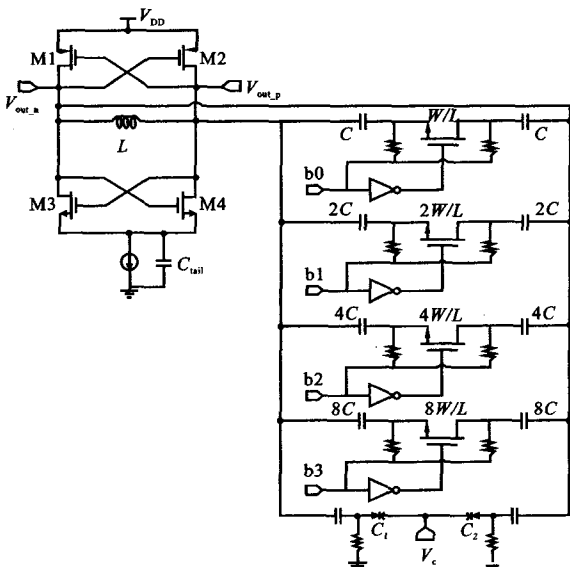


图 1 宽带低相噪 VCO 的电路图(偏置电路见图 4)

2.2 开关电容阵列设计

传统的 LC-VCO 利用变容管实现频率的连续调节,其振荡频率可以表示为

$$f = \frac{1}{2\pi\sqrt{L(C_P + C_V)}} \quad (1)$$

式中, C_P 为寄生电容, C_V 为变容管电容,改变 C_V 值实现频率的连续调节。为了实现宽频率调节范围,尽可能减小 C_P ,增加 C_V 值。但是,由于标准 CMOS 工艺的限制,仅利用变容管达到的频率调谐范围有限;另外,振荡器的增益太高,会导致相位噪声变差。使用开关电容阵列实现宽调谐范围可以很好地解决这个问题,其振荡频率可以表示为

$$f = \frac{1}{2\pi\sqrt{L(C_P + C_{SCA} + C_V)}} \quad (2)$$

式中, C_{SCA} 为开关电容阵列接入谐振回路的电容,其值由数字控制信号决定。当控制信号取不同值时, C_{SCA} 会取不同的离散值,产生多条低增益的频率调谐曲线,实现宽调谐范围。

传统的开关电容阵列由 NMOS 开关管和电容串联组成,如图 2 所示。在导通时, NMOS 开关存在一个导通电阻 R_{ON} ,因此它控制电容的 Q 值为 $(R_{ON}C\omega)^{-1}$,会降低谐振回路的品质因子,这可以通过增加开关管的尺寸来解决。但随着开关管尺寸增加,它的栅漏电容和源极结电容会增加,开关关断时,这个寄生电容与电容阵列电容串联,使得开关支路对 LC 谐振回路电容贡献量为 $C(C_{GD} + C_{DB})/(C + C_{GD} + C_{DB})$,从而降低了频率调谐效果^[6]。因此,晶体管尺寸在谐振回路 Q 值和调谐范围之间折衷变得很困难。实际应用中,振荡器需使用两个这样的开关电容阵列,分别接在谐振回路的两端。当一个支路导通时,从谐振电路的两端看过去有两个 R_{ON} 的串联,引起开关电容 Q 值的下降。

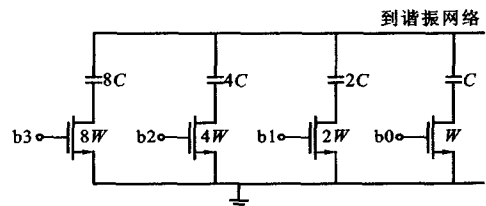


图 2 传统的二进制加权的开关电容阵列

H. Sjolund 提出了一种改进的差分开关电容,如图 3 所示。若 NMOS 开关管与前面电路的尺寸相同,关断电容 C_{OFF} 会保持不变;另一方面,由于减少了一个开关管,与电容串联的导通电阻减小一倍,品质因子提高了一倍。反相器的存在使开关管在导通

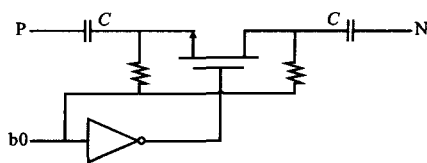


图3 改进的差分开关电容

状态有最大的栅源电压 V_{DD} , 减小导通电阻 R_{ON} , 从而提高开关电容的 Q 值. 当 $b0$ 为高电平时, 开关管关断, 数字控制信号通过大电阻将开关管的漏端电压固定在 V_{DD} , 可以减小反偏的漏衬电容 C_{DB} , 提高开关电容的调谐能力. 因此, 这种改进的差分开关电容结构, 能同时获得较高的 Q 值和较宽的频率调谐范围.

文中 VCO 电路采用了权值为 2 的四位改进的开关电容阵列实现频率的粗调谐, 由 $b0$ 、 $b1$ 、 $b2$ 、 $b3$ 四位数字信号控制, 当均为高电平时, 接入谐振回路的电容值为

$$C_{SCA, \min} = 15C_{OFF} = 15 \frac{C \cdot (C_{GD} + C_{DB})}{C + C_{GD} + C_{DB}} \quad (3)$$

当四位数字控制信号均为低电平时, 接入谐振回路的电容值为

$$C_{SCA, \max} = 15C_{ON} = 15C \quad (4)$$

为了保证相邻子频带间有足够的交叠, 变容管的变化范围要满足下面关系:

$$C_{V, \max} - C_{V, \min} > 2(C_{ON} - C_{OFF}) \quad (5)$$

2.3 偏置电路设计

偏置属尾电流的设计如图 4 所示.

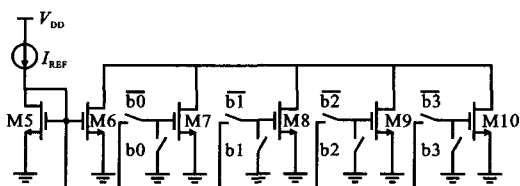


图4 偏置尾电流的设计

由于开关晶体管导通电阻的存在, 当开关电容阵列的电容接入谐振回路时, 会降低谐振回路的 Q 值, 振荡信号幅度下降和相噪性能变差. 为了保证振荡信号幅度在整个频率范围内基本保持不变, 在振荡频率低的时候, 适当增加振荡器工作电流. 开关电流阵列就是用来调节尾电流大小的.

文中采用 Berny 提出的一种偏置电路^[7], 设计使用的偏置 MOS 管是可以通过开关调整的. M6 管提供固定的偏置电流, 维持振荡器的正常起振; 在振荡器粗调谐过程中, 使用开关控制信号 $b0 \sim b3$ 切换偏置管 M7、M8、M9、M10 的栅极按偏置电压形成

电流镜, 或接地使 MOS 管断开. 在整个频率覆盖范围内, 振荡器消耗的电流为 $1.97 \sim 5.8 \text{ mA}$, 变化高于 2 倍, 保证在整个频率范围内振荡信号幅度变化不大.

3 版图设计和后仿真结果

文中设计的宽带低相噪 VCO 采用 $0.35 \mu\text{m}$ RF CMOS 工艺, 这种工艺可以集成 VCO 所需的全部有源和无源器件. 整个电路的版图面积为 $360 \mu\text{m} \times 830 \mu\text{m}$, 如图 5 所示.

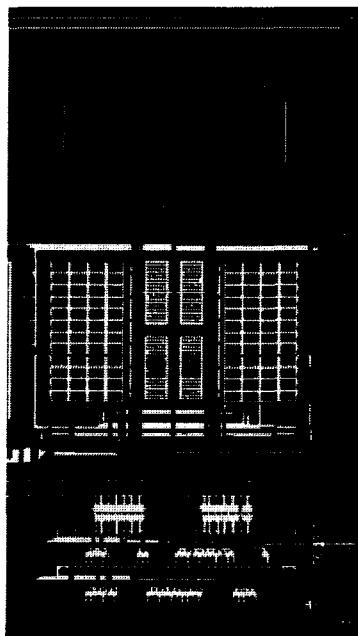


图5 VCO 版图

版图设计完成后, 用寄生参数提取工具提取版图图中的寄生参数并加入到原电路中, 利用 Cadence 中的 SpectreRF 工具对电路进行后仿真. 随着四位数字控制信号 $b3$ 、 $b2$ 、 $b1$ 、 $b0$ 从 1111 变化到 0000, 电路的偏置电流为 $1.97 \sim 5.8 \text{ mA}$, 压控振荡器的频率调谐特性曲线如图 6 所示. 从图 6 看出, 输入控制电压为 $0.6 \sim 2.6 \text{ V}$, 输出频率变化为 $1.12 \sim 1.95 \text{ GHz}$, K_{VCO} 增益变化为 $25 \sim 94 \text{ MHz/V}$.

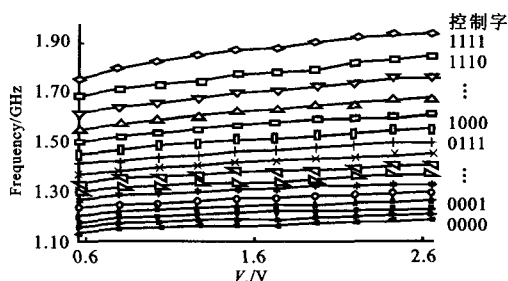


图6 频率调谐曲线

相位噪声是 VCO 性能中的一个关键指标. 图 7 为振荡器工作于 1.1GHz、1.9GHz 的相噪特性曲线. 从图中看到, 工作于 1.1GHz 和 1.9GHz 时, 1MHz 频偏处的相位噪声分别为 -122dBc/Hz 、 -120dBc/Hz . 由于采用了可变偏置电流设计, 振荡器的相位噪声在整个频率范围内得到了优化. 图 8 是数字控制信号和变容管控制电压变化下振荡信号幅度变化曲线. 由于采用了可变尾电流源设计, 振荡信号在整个频率范围内最大幅度变化小于 100mV. 表 1 是文中所设计 VCO 的性能总结. 表 2 将文中所做工作与最近发表的文献做了比较. 可以看出, 文中所设计的 VCO 在保持较小的 VCO 增益下, 取得了较

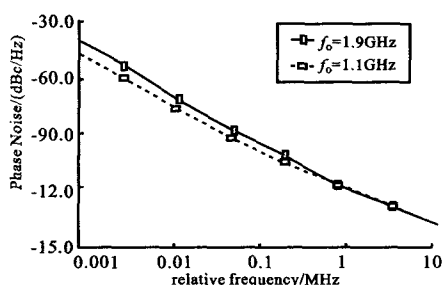


图 7 相位噪声特性曲线

宽的调谐范围, 相噪性能较好, 达到了宽带低相噪的设计目标.

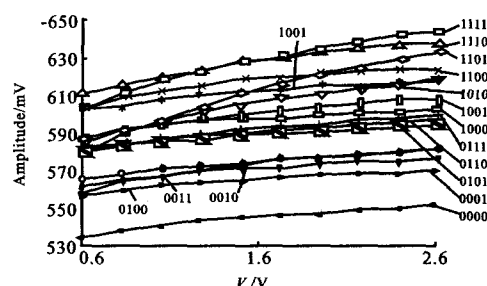


图 8 不同状态下振荡器信号幅度变化曲线

表 1 文中所设计的 VCO 性能总结

工艺	0.35 μm RF CMOS
电源电压	3.3V
消耗电流	1.97~5.8 mA
中心频率	1.4GHz
调谐范围	59%
K_{VCO}	25~94MHz/V
相位噪声($f_0 = 1.1\text{GHz}$)	$-122\text{dBc/Hz}@1\text{MHz}$
相位噪声($f_0 = 1.9\text{GHz}$)	$-120\text{dBc/Hz}@1\text{MHz}$

表 2 VCO 性能比较

参考文献	中心频率/GHz	功耗/mW	调谐范围/%	相位噪声	最大的 $K_{\text{VCO}}/(\text{MHz/V})$
文献 [1]	4.8	7.3	20.3	$-114.6\text{dBc/Hz}@1\text{MHz}$	392
文献 [2]	4.33	2.0~3.0	58.7	$-124\text{dBc/Hz}@1\text{MHz}$	2 250
文献 [7]	1.8	2.6~10	73	$-123.5\text{dBc/Hz}@600\text{kHz}$	270
文献 [8]	2.4	15	14.2	$-128\text{dBc/Hz}@1\text{MHz}$	340
本文	1.4	6.5~19.1	59	$-122\text{dBc/Hz}@1\text{MHz}$	94

4 结束语

采用了一种改进的开关电容阵列和可变尾电流源技术, 设计了调谐范围 830MHz 压控振荡器. 后仿真结果表明, 该 VCO 消耗电流 1.97~5.8mA, 工作于 1.1GHz 和 1.9GHz 时, 1MHz 频偏处的相位噪声分别为 -122dBc/Hz 、 -120dBc/Hz , 可以满足无线通讯的相噪需求. 文中所设计的 VCO 已成功用于某款 RF 接收机芯片中.

参考文献:

- [1] Byunghun Min, Hanggeun Jeong. 5GHz CMOS LC VCOs with wide tuning ranges[J]. IEEE Microwave and Wireless Components Letters, 2005, 15(5): 336-338.
- [2] Fong N H W, Plouchart J O. Design of wide-band CMOS VCO for multiband wireless LAN applications[J]. IEEE J. Solid-State Circuits, 2003, 38(8): 1333-1342.
- [3] Kral A, Behbahani F, Abidi A A. RF-CMOS oscillators with switched tuning[J]. IEEE Custom Integrated Circuits, 1998: 555-557.
- [4] Sjolund H. Improved switched tuning of differential CMOS VCOs[J]. IEEE Transactions on Circuits and Systems, Analog and Digital Signal, 2002, 49(5): 352-355.
- [5] 张鸿, 陈贵灿. 一种高线性度 2.4GHz CMOS LC 压控振荡器[J]. 微电子学与计算机, 2007, 24(7): 176-179.
- [6] 池保勇, 余志平, 石秉学. CMOS 射频集成电路分析与设计[M]. 北京: 清华大学出版社, 2006.
- [7] Berny A D, Niknejad A M, Meyer R G. A 1.8GHz LC VCO with 1.3GHz tuning range and digital amplitude calibration[J]. IEEE J. Solid-State Circuits, 2005, 40(4): 909-917.

(下转第 72 页)

(1) 为了对抗 Pollard- ρ 算法攻击, 所选取 EC 的阶 $\#E(\text{GF}(q))$ 的分解式中应该包含一个较大素因子, 应不小于 160bit;

(2) 为了抗击 Weil 对和 Tate 对的攻击, 对于 $1 \leq k \leq 30$, n 不能除 $q^k - 1$, 不宜选取超奇异椭圆曲线;

(3) 为了抗击 Semaev-Smart-Satoh-Araki 算法的攻击, 所选曲线的阶不能等于该曲线所定义的有限域的阶, 即 $\#E(F_q) \neq q$, 不宜选取异常椭圆曲线和二元曲线;

(4) 若选取二进制域 $\text{GF}(2^n)$, 度 n 最好为素数.

椭圆曲线密码体制应用中的大量运算是倍乘(数乘), 为了提高程序的运行速度, 在实现中, 椭圆曲线上点的运算采用了复乘(Complex Multiplication)算法.

5 结束语

本文构造出一种多重代理盲数字签名方案^[9], 从分析得出, 它比文献[1, 4]中提出的基于一般域上的 DLP 和大数分解问题的多重代理盲签名方案更安全有效, 计算复杂性更小, 易于在电子商务和电子政务系统中使用. 使用椭圆曲线域上的离散对数问题构造数字签名方案, 相对大数分解问题具有更快的速度. 下一步研究的重点是在实际应用中结合个人数字证书和 CA 中心构造协议.

参考文献:

- [1] Lu R, Cao Z, Zhou Y. Proxy blind multi-signature scheme without a secure channel[J]. Applied Mathematics and Computation, 2005, 164(4): 179 - 187.
- [2] Hsu C L, Tsai K Y, Tsai P L. Cryptanalysis and improvement of non-reputable threshold multi proxy multi signature scheme[J]. The Journal of Systems and Software, 2007, 177(2): 543 - 549.
- [3] Mambo M, USuda K, Okamoto E. Proxy signatures: delegation of the power to sign messages[J]. IEICE Transaction on Fundamentals of Electronic Communications and Computer Sciences, 1996, E79 - A(9): 1338 - 1354.
- [4] Lu E, Hwang M S, Huang C J. A new proxy signature scheme with revocation[J]. Applied Mathematics and Computation, 2005, 161(3): 799 - 806.
- [5] Pointcheva D, Stern J. Security arguments for digital signatures and blind signatures[J]. Journal of Cryptology, 2000, 13(3): 361 - 396.
- [6] 王洪涛, 李大兴, 魏传瑾. 更为有效的代理数字签名方案[J]. 微电子学与计算机, 2007, 24(6): 146 - 149.
- [7] 王洪涛, 李大兴, 周大水. 一种新的基于椭圆曲线的代理盲多重签名[J]. 微电子学与计算机, 2007, 24(2): 160 - 163.
- [8] 张龙军, 沈钧毅, 赵霖. 椭圆曲线密码体制安全性研究[J]. 西安交通大学学报, 2001, 35(10): 1038 - 1041.
- [9] 左黎明. 一种基于椭圆曲线的多重数字签名方案[J]. 华东交通大学学报, 2009, 26(1): 39 - 41.

作者简介:

左黎明 男, (1981 -), 硕士, 讲师, CCF 会员. 研究方向为网络信息安全、非线性系统.

刘二根 男, (1968 -), 硕士, 教授. 研究方向为图论及其应用.

汤鹏志 男, (1965 -), 硕士, 教授. 研究方向为网络信息安全.

(上接第 68 页)

[8] 徐跃, 杨英强. 输入输出调谐的低相位噪声 CMOS 压控振荡器[J]. 微电子学与计算机, 2009, 26(6): 50 - 53.

作者简介:

魏伟伟 男, (1985 -), 硕士研究生. 研究方向为模拟集成电路的设计.

于海勋 男, 教授, 硕士研究生导师. 研究方向为电子设计自动化和电子技术与应用.

李卫民 男, 研究员, 硕士研究生导师. 研究方向为超大规模集成电路的设计与测试.

文武 男, 高级工程师. 研究方向为射频与模拟集成电路的设计与测试.